



LOJİK DEVRELERİ DÖNEM SONU SINAVI

AÇIKLAMALAR:

1. Sınav Süresi 105 dakikadır.
2. Gözetmenlere soru sormayınız.
3. Tümlenleri göstermek için değişkenlerin üstüne çizgi koyunuz (\bar{a} gibi).

SORU 1:

- a) Aşağıda verilen lojik fonksiyonun birinci kanonik açılımını (çarpımların toplamı) yazınız. Bulduğunuz ifadeyi Boole cebrinin aksiyom ve teoremlerini kullanarak sadeleştiriniz.

$$f(a,b,c,d) = \Sigma_1(0,1,3,4,5,13)$$

- b) Aşağıda verilen 3 girişli, iki çıkışlı fonksiyonu sadece uygun boyutta bir adet kod çözücü ve gerekli lojik bağlaçlar kullanarak tasarlayıp çiziniz.

$$f_1(a,b,c) = ac' + bc$$

$$f_2(a,b,c) = (a'+b)(b'+c)(a+c)$$

SORU 2:

- a) Aşağıda verilen fonksiyonun tüm temel içeren tabanını Quine-McCluskey yöntemi ile bulunuz.

$$f(a,b,c,d) = \Sigma_1(5, 7, 10, 11, 12, 14, 15) + \Sigma_\Phi(3, 4, 8)$$

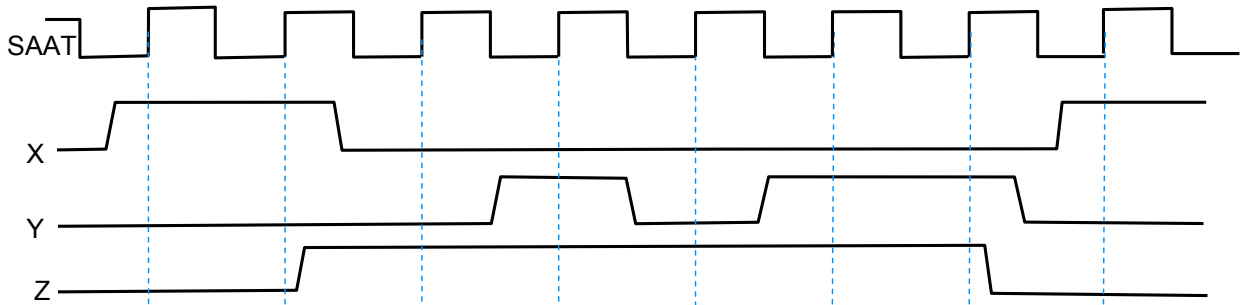
- b) Aşağıda verilen maliyet kriterini kullanarak seçenekler tablosunu oluşturup indirgeyiniz. Yaptığınız indirgemenin aşamalarını kısaca açıklayınız. İndirgeme sonucu elde ettiğiniz “en ucuz” fonksiyonun ifadesini ve toplam maliyetini yazınız.

Maliyet Kriteri: Her bir değişken 2 birim, her tümleme işlemi 1 birim.

- c) Fonksiyonun “en ucuz” ifadesini **sadece 2 girişli TVE** bağlaçları kullanarak gerçekleyip çiziniz.

SORU 3:

Bir saat girişi, iki adet veri girişi (X,Y) ve bir adet çıkışı (Z) olan ardışıl bir senkron devre tasarlanacaktır. X girişi birbirini izleyen en az 2 pozitif saat kenarında lojik 1 olduktan sonra, Z=1 olur. Çıkışın tekrar sıfır olması için Y girişi birbirini izleyen en az 2 pozitif saat kenarında lojik 1 olmalıdır. Çıkışta '0' varken (Z=0) Y girişinden gelen değerler çıkışı etkilemez. Benzer şekilde çıkışta '1' varken (Z=1) X girişinden gelen değerler çıkışı etkilemez. Devrenin zamanlama diyagramı aşağıda gösterilmiştir:



- a) Devrenin durum geçiş diyagramını çiziniz, durum/çıkış tablosunu oluşturunuz.
- b) Devreyi T flip-flopları ve gerekli sayıda lojik bağlaç kullanarak tasarlayıp çiziniz.