



LOJİK DEVRELERİ 2. YILIÇI SINAVI

AÇIKLAMALAR:

1. Sınav Süresi 100 dakikadır.
2. Gözetmenlere soru sormayınız.
3. Kopya çektiği belirlenenler Fakülte Disiplin Kuruluna sevk edilecektir.

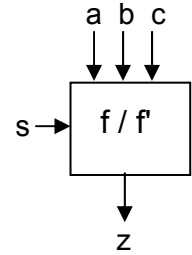
SORU 1:

Yanda blok diyagramı gösterilen, 3 adet veri girişi (a,b,c), bir adet seçme girişi (s) olan bir lojik devre tasarlanacaktır. Devrenin s girişine lojik 0 uygulanırsa z çıkışında $f(a,b,c)$ lojik fonksiyonunun değeri, s girişine lojik 1 uygulanırsa aynı f fonksiyonun tümleyeni (f') elde edilmektedir.

$$s=0 \text{ verilirse } z = f(a,b,c) = a'b + bc + b'c'$$

$$s=1 \text{ verilirse } z = f'(a,b,c)$$

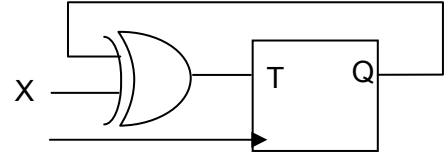
Tarif edilen devreyi, en fazla iki adet tümleme kapısı ve en büyüğü 4:1 olan gerekli sayıda veri seçiciler kullanarak tasarlayıp çiziniz. Bunların dışında herhangi bir lojik bağlaç kullanılmayacaktır.



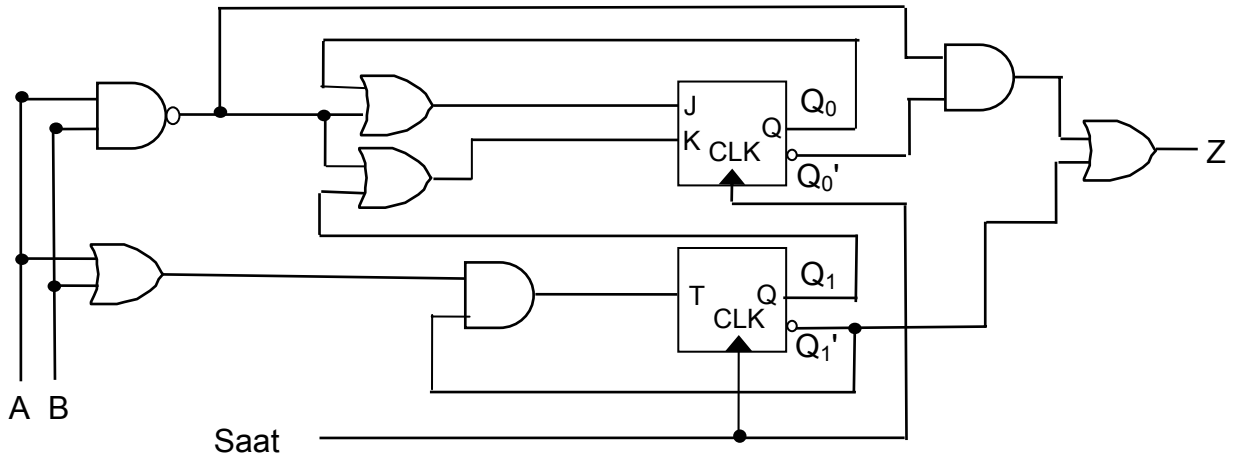
SORU 2:

- a) Hem Q hem de Q' çıkışı olan bir adet pozitif kenar tetiklemeli D flip-flop'u ve sadece bir adet uygun boyutta veri seçici kullanarak, pozitif kenar tetiklemeli bir JK "flip-flop"u tasarlayarak çiziniz.

- b) Yandaki şekilde gösterildiği gibi bir T flip-flopunun girişine bir YA DA (EXOR) bağlacı bağlanarak bir X "flip-flop"u elde edilmiştir. Bu X "flip-flop"unun işlev tablosunu (X girişine göre "flip-flop" içeriğinin değişimi) çizerek çalışmasını açıklayınız. X "flip-flop"unun zaman diyagramını çiziniz.



SORU 3:



Yukarıda çizimi verilmiş olan senkron ardışıl devreyi çözümleyerek durum geçiş/çıkış tablosunu ve durum geçiş diyagramını çiziniz.